

后摩尔时代集成电路发展的新机遇

——第二十期中国计算机学会秀湖会议报告

整理:王颖¹ 金洲² 邵恩¹ 王梦迪¹

¹ 中国科学院计算技术研究所 ² 浙江大学

背景与意义

随着摩尔定律的微缩红利逐渐消退,半导体行业进入了“后摩尔时代”。摩尔定律预言集成电路的晶体管数量每两年翻一番,该定律自提出以来,一直是推动半导体技术发展的核心原则。然而,随着晶体管尺寸逐渐逼近物理极限,尺寸微缩面临着愈加严峻的挑战,单纯依靠摩尔定律的策略难以持续推动性能提升。

与此同时,全球科技竞争格局愈发激烈,各国纷纷加大在半导体领域的投入,试图在新的技术高地占据一席之地。新兴技术如人工智能、物联网、5G通信等的崛起,对半导体性能提出了更高的要求,也催生了更多元化的应用场景。半导体行业开始迈进后摩尔时代,技术发展路径逐渐多元化,从单一的尺寸微缩向新型计算架构、新型设计工具、新型材料、新型封装工艺等更为复杂、灵活的多维发展过渡,半导体行业正面临着前所未有的挑战和机遇。

在这一充满挑战与机遇的转折点,第二十期中国计算机学会(China Computer Federation, CCF)秀湖会议于2024年10月11—13日在苏州CCF业务总部暨学术交流中心举行。本次会议以“后摩尔时代集成电路发展的新机遇”为主题,聚焦处理器指令集新生态、新型芯片架构、新型电子设计自动化(electronic design automation, EDA)技术发展与应用以及系统封装集成技术四大前沿议题。来自学术界和产业界的20余位专家针对人工智能(artificial intelligence, AI)系统软硬件生态、晶圆级芯片、芯粒(Chiplet)封装、AI赋能

EDA工具、跨层协同设计等进行了热烈的讨论,共同剖析当前技术瓶颈,探索未来技术路径,试图为后摩尔时代的集成电路发展绘制出一幅崭新的技术蓝图。

本文详细梳理了此次会议的报告内容与讨论亮点,揭示会议成果对我国集成电路技术创新与产业变革的深远影响,同时展望后摩尔时代的技术发展前景。

特邀报告

中国科学院院士、南方科技大学教授俞大鹏作了题为《万物皆可量子 人人皆可量子》的特邀报告。俞大鹏强调,由于算力牵引、信息爆炸以及量子调控能力的不断提升,量子信息技术已成为大国竞争的战略制高点。量子计算路阻且远,在发展过程中需要加强原始创新并追求极致,更要注重应用。俞大鹏还指出,当前的量子计算发展重点在于夯实基础、储备人才、培育产业生态,呼唤颠覆性技术,加速量子计算机的制造与实现。

北京大学教授蔡一茂带来了题为《新型存储器件与存内计算技术研究》的特邀报告。蔡一茂指出功耗约束下的芯片算力不足是AI时代集成电路领域面临的关键瓶颈,高性能存储器和存内计算技术是释放芯片算力的有效技术手段。在新型存储技术方面,底层单元与工艺集成方面的突破是新型存储器技术发展的核心,器件-阵列-算法跨层次协同设计是存储芯片应用落地的技术保障。在非易失存内计算方面,发展多层次的可可靠性设计是推动非易失存算芯片技术成熟的重要手段,学术界和工业界应开展多元化的应用探索,

DOI: 10.11991/cccf.202505014

通信作者:王颖, E-mail: wangying2009@ict.ac.cn

进一步促进非易失存算芯片的成果转化与产业落地。

中国科学院计算技术研究所研究员包云岗带来了题为《RISC-V生态与开源芯片技术体系》的特邀报告。包云岗指出,开源芯片这一全新发展趋势,让开发硬件像开发软件一样容易,正在成为备受关注的大主题。开源芯片并不等于第五代精简指令集计算机(reduced instruction set computer-version 5, RISC-V),包含开源指令集、开源设计实现、开源工具和开放流程。开源芯片正掀起新一轮芯片设计产业变革浪潮,为国产处理器芯片走向全球提供新路径,形成可自主演进、全球开放共享的开源芯片技术体系,是解决全球芯片供应链安全和实现科技普惠世界的有效途径。

处理器指令集新生态构建

国际生态的垄断格局

当前, AI芯片和软件生态长期被国外厂商主导, 英伟达公司凭借强大的图形处理器(graphics processing unit, GPU)芯片产品线和统一计算设备架构(compute unified device architecture, CUDA)软件生态, 在AI、数据中心、游戏及虚拟现实等领域建立了庞大的技术和市场优势。

这一生态体系通过高性能硬件与软件的深度耦合, 再加上社区治理和运营机制的支持, 形成了以英伟达为核心的技术和商业闭环, 具有正向迭代的“护城河”效应。英伟达生态的成功不仅提升了其芯片产品的全球占有率, 也使基于CUDA的软件成为AI开发者的主要工具链, 牢牢控制了AI领域的话语权。

国内生态的紧迫需求

相比之下, 我国在AI系统软硬件生态领域存在明显的短板。现阶段, 发展自主可控的AI系统软件生态是提升国内企业竞争力和增强国家科技自主性的关键所在。这不仅涉及技术突破, 还需要推动AI生态体系的协同发展, 包括开放共享的软硬件架构、基础共性技术的突破, 以及适应国产芯片需求的软件栈研发。

特别是在打破英伟达等国际巨头技术封锁的需求背景下, 加速构建国产AI算力生态已成为国家科技战略的重要任务。通过增强本土产业链协作和优化资源配置, 可以实现国产芯片的高效使用, 为AI大模型等

关键技术的发展提供支撑。

构建自主可控生态的路径探讨

突破技术封锁与生态壁垒 在技术封锁和算力需求的双重压力下, 发展自主可控的AI芯片和软件生态刻不容缓。与其仅着眼于单一技术点的突破, 不如系统性地打造从底层硬件到应用开发的一体化解决方案。与会专家建议: 国内公司须加强合作, 突破技术瓶颈, 共同研发新一代AI算力芯片; 打造与硬件深度协同的国产化AI软件生态体系, 确保开发者能够以低门槛、高效率的方式使用国产算力资源。

生态发展与产业链机制 自主生态的构建不仅涉及技术问题, 更关乎产业链机制的设计与执行。与会专家建议: 首先, 建立开源创新的核心机理和长效机制, 例如支持开源社区治理, 优化供应链风险管理, 以及增强开源软件架构的适应性; 其次, 通过开源科研成果的应用验证, 形成国际领先的开源创新基础理论体系, 以推动国内产业链从技术研发到市场应用的全面变革。

人才培养与生态治理 自主生态的可持续发展离不开扎实的人才培养与社区治理路径。与会专家建议: 首先, 大力支持AI算力软硬件领域的人才培养, 重点在开源教育和技能训练方面; 其次, 整合产学研资源, 如开放原子开源基金、CCF相关委员会等, 推动RISC-V生态的发展; 最后, 通过国际化的开源创新合作与教育实践, 逐步提升我国AI软硬件生态的全球竞争力和影响力。

小结

后摩尔时代, 构建自主可控的处理器指令集新生态是我国集成电路技术发展的核心战略。通过突破技术封锁、优化产业链机制以及加强人才与社区建设, 国内AI软硬件生态将有望形成以开放、协同、共享为基础的竞争优势, 为我国在全球AI技术领域实现弯道超车提供坚实保障。

新型芯片架构

人工智能算力软硬件系统的战略需求

随着全球迈入数字化与智能化时代, AI技术已经

成为驱动新一轮科技革命和产业变革的核心力量,对科技、经济、社会和国防等领域产生了深远影响。各国纷纷制定 AI 战略政策和产业规划,并投入大量资源以推动 AI 技术的快速发展。在 AI 模型不断向高精度、大规模方向演进的趋势下,系统对 AI 算力的需求急剧增加,AI 算力成为国际科技竞争的重要战场。

国产 AI 算力系统的现状与意义

目前,我国在 AI 芯片及其支撑的系统软件生态方面与国外仍有较大差距。以 AI 算力软硬件系统为切入点推动信息产业发展是一条具有战略意义的路径。这种“先新后传统”的模式,通过优先突破新兴领域,有望实现传统领域的技术替代与反超。在人机物融合计算平台普及和 AI 应用深化的背景下,AI 算力软硬件系统不仅是重塑经济生态的关键技术,更是我国在国际科技竞争中抢占高地的使能工具。

后摩尔时代芯片架构的关键议题

应用与场景牵引的核心作用 在后摩尔时代,应用场景的需求逐渐成为芯片架构设计的核心驱动力。芯片架构作为连接应用需求和工艺技术的关键纽带,其设计需要深刻洞察场景特性。当前主流芯片依然依赖 CMOS 工艺,但后摩尔时代可能引入新的材料与器件技术,因此提前布局至关重要。同时,云端与边缘端的双轮驱动模式凸显了 AI 算力架构设计须同时满足高性能云端应用和高效边缘计算的需求。在这一背景下,探索在先进制程技术受限情况下,通过共性技术和颠覆性设计实现高效架构创新,是学术界和产业界的共同目标。

架构生态建设的重要性 芯片架构的持续发展不仅依赖技术突破,更离不开生态系统的支持,需要全面的生态建设。软硬件协同创新贯穿底层硬件与高层软件,生态系统须涵盖全链条创新,是提高设计效率与产品性能的关键。对开源硬件与软件生态的支持,能够提升资源共享效率并增强国际竞争力。打通政府与产业的投资渠道,建立开源驱动的创新模式至关重要。与此同时,生态驱动的协同发展体系,通过软硬件一体化优化,将加速芯片技术的国际化进程,助力产业生态全面提升。

人才培养与可靠性提升 高质量的人才储备与可

靠的技术积累是推动生态系统发展的关键。为此,需要加强编译与架构领域的人才培养,例如北京开源芯片研究院和上海开放处理器创新中心已在积极推进相关教育资源的引入,为国内 AI 芯片和软件生态的发展提供支持。同时,针对 RISC-V 这一在国内 AI 芯片领域崭露头角的开源指令集架构,还需进一步提升其可靠性和技术成熟度,以加速其在高性能服务器和 AI 芯片等领域的应用落地。

小结

后摩尔时代的新型芯片架构不仅是应对技术瓶颈的核心途径,更是引领产业生态发展的关键动力。通过应用场景牵引与生态系统建设的双向推动,强化架构设计与开源创新的协同发展,我国有望在 AI 算力软硬件领域实现重大突破,推动国产新型芯片架构在国际竞争中占据制高点。这将为我国 AI 产业发展注入新动能,为全球技术变革提供“中国方案”。

新型 EDA 技术

EDA 的核心地位与战略重要性

EDA 是集成电路设计、制造、封装与测试的关键支撑技术,其交叉性和广泛性决定了其在信息技术产业链中的核心地位。EDA 技术贯穿集成电路从系统设计到生产制造的全过程,不仅对芯片的功耗、性能和面积(power-performance-area, PPA)起到决定性作用,还直接影响产品的市场竞争力和迭代速度。

近年来,美国对出口到我国的 EDA 技术的限制加剧,使自主研发 EDA 技术成为国内产业发展的当务之急。目前,我国在模拟 EDA 工具链和异构仿真技术方面取得了重要进展,但在逻辑综合、静态时序分析(static timing analysis, STA)以及后端布线等关键环节,与国际先进水平仍存在差距。

系统级 EDA: 从瀑布模型到左移融合

传统 EDA 流程多采用瀑布模型,将设计流程划分为多个顺序阶段。这种设计范式虽然简化了阶段间的接口,但在整体迭代周期和全局优化上存在显著不足。新兴的左移融合模型通过在设计早期引入后期优

化问题,推动不同阶段的并行协作,显著提升了开发效率 and 产品质量。

然而,左移融合范式在实际应用中面临诸多挑战。首先,在优化目标定义方面,需要解决如何在设计早期准确捕捉后期问题并实现跨层次优化的问题;其次,抽象层次与接口的重构也是关键,如何定义适应并行设计需求的新数据模型和算法,是提升设计效率的重要前提;最后,左移融合范式的广泛应用将显著增加设计流程的复杂性,这对设计流程管理提出了更高要求,亟须制定有效的管理策略来应对这些复杂性挑战。

面向新计算范式的 EDA

随着新型计算架构的快速发展,EDA 工具必须适应光计算、量子计算、低温超导逻辑、三维集成电路(3-dimensional integrated circuit, 3D IC)以及 Chiplet 等新范式下的芯片设计需求。

在光计算领域,光子集成技术带来的大规模互连、材料创新和波导特性分析等挑战,迫使 EDA 工具必须支持光子器件的布局布线、优化、精确物理建模以及光电混合仿真等挑战。在量子计算方面,量子比特结构优化、量子门操作模拟、量子纠错码设计以及退相干效应的分析是量子 EDA 的核心方向。对于低温超导逻辑,EDA 工具需要专注于超导器件的信号完整性、时序控制、缓冲器设计以及约瑟夫森结的精确建模,以应对超导电路在低功耗、高速度下的特殊需求。此外,在 3D IC 和 Chiplet 设计中,EDA 工具面临着多层结构的热管理、互联优化、跨层设计验证和封装集成等复杂挑战,需要支持更高维度和异构系统的设计与仿真。这些领域的快速发展对 EDA 工具提出了前所未有的挑战,也为技术创新带来了新的机遇。

先进 EDA 方法与 AI 融合

AI 技术,尤其是多模态大模型,正逐步渗入 EDA 流程,通过机器学习、深度学习以及大模型智能体提升设计效率和精度。例如,AI 模型能够快速评估设计的性能、功耗和面积,从而优化布局布线和验证过程;强化学习和贝叶斯优化算法可以高效探索设计空间,缩短设计迭代时间;基于大数据的仿真分析可以提高验证环节的准确性和可靠性。然而,人工智能辅助

芯片设计(AI for EDA)技术也面临一些挑战,如数据稀缺、隐私保护和模型可解释性等问题,这些难题亟待解决以确保 AI 技术在 EDA 中的有效应用。

面向 2.5D/3D 集成的 EDA

2.5D/3D 集成技术显著增加了芯片设计的复杂性,EDA 工具需要满足以下要求以应对新的挑战。首先,高密度互连带来的延迟、串扰和电迁移问题要求 EDA 工具提供高精度的电磁仿真能力,以确保信号完整性和电源管理的可靠性;其次,在跨内存颗粒(Die)优化方面,如何有效划分芯粒功能、优化通信路径并兼顾热管理,是 3D IC 设计的关键;最后,EDA 工具还需要整合电磁、热和机械应力仿真,实现多物理场的耦合优化,以应对 3D IC 设计中的复杂多物理场问题。

EDA 技术发展的关键议题

左移融合模型的适用性与代价 左移融合模型通过早期引入全局优化,改进了设计流程,但其实施对工具链复杂性、资源投入和协同效率提出了更高要求。在理论框架和实际工具开发方面,还须进一步验证其普适性和效率。

新计算范式对 EDA 工具的需求 光计算、量子计算等新计算架构尚处于早期阶段,其市场需求和技术成熟度尚不确定。EDA 工具的开发须平衡支持新范式和优化现有工艺的资源分配,并探索多范式协同设计方法。

AI 技术在 EDA 中的应用局限 AI 与传统 EDA 方法的深度融合尚处于探索阶段,仍需大量研究与实践。数据标准化和共享不足限制了 AI 在不同设计环境中的性能提升,AI 的可解释性和鲁棒性也是高可靠性芯片设计中面临的一大挑战。

先进封装技术的复杂性 2.5D/3D 集成技术的设计和仿真需要 EDA 工具在算法、模型和计算能力上全面升级,尤其是在信号完整性、电源优化和热管理领域,需进一步提高工具链的综合能力和易用性。

小结

新型 EDA 技术是推动后摩尔时代集成电路设计与制造创新的核心驱动力。通过左移融合模型的推广、适应新计算范式的工具开发、AI 赋能 EDA 流程以

及支持 2.5D/3D 集成的工具链优化,我国有望实现 EDA 技术的自主可控并在国际竞争中占据优势地位。未来,通过加强跨学科合作、推进 AI 与异构算力的应用,以及优化设计与工艺协同的技术路径,EDA 技术将成为后摩尔时代半导体行业发展的强大引擎。

新型系统封装技术

Chiplet 技术的背景与发展

Chiplet 技术是一种模块化的系统封装方案,通过将不同功能的芯片模块集成在一个系统中,提升算力密度和系统灵活性,满足高性能计算(high performance computing, HPC)和人工智能等领域对算力的极高需求。与传统片上系统(system on chip, SoC)设计相比,Chiplet 技术有效突破了单片设计的面积限制,特别是在后摩尔时代,该技术成为应对制程瓶颈的重要解决方案。

近年来,Chiplet 技术逐渐成为全球芯片产业技术创新的焦点。无论是用于 AI 训练芯片的大规模晶体管集成,还是在数据中心网络设备和消费终端中实现算力下沉,Chiplet 技术都展现出了广阔的应用前景。

当前的技术现状与挑战

Chiplet 技术的核心优势在于其模块化和异构集成特性,通过分解功能模块并采用先进的封装技术将其重新组合,能够显著提升性能,同时优化能效、缩短开发周期、降低设计成本。此外,Chiplet 在算力密度方面带来了显著提升,预计到 2030 年,基于 3D 集成的晶体管数量将达到传统单片设计的 5 倍。Chiplet 的广泛应用领域涵盖从 AI 芯片到数据中心设备,再到消费级终端,正在推动算力从云端延伸到边缘设备,满足日益多样化的市场需求。

尽管 Chiplet 技术展现出巨大的潜力,但其产业化仍面临若干难点。首先,标准化不足是一大挑战,多厂商协作下的接口协议尚未完全统一,限制了技术的广泛应用;其次,制造工艺的复杂性,尤其是 2.5D/3D 封装的高成本和低良率,制约了规模化生产的推进;再次,Chiplet 设计对 EDA 工具的自动化和精度要求极高,但现有工具在支持异构集成的复杂性方面仍有不足;最

后,多模块集成增加了电源分配网络(power distribution network, PDN)的设计难度,同时对封装的散热能力提出了更高的要求,进一步加剧了电源完整性和热管理的挑战。

先进材料的研发为 Chiplet 技术带来了新的可能性。陶瓷材料作为替代方案,因其优越的应力特性和大面积封装能力逐渐受到关注,但其高阻抗问题和工艺局限性仍须克服。同时,结合 3D 集成与背面封装的新结构——3.5D 集成,为 Chiplet 技术提供了创新的解决方案,能够满足高功耗和高带宽需求,进一步推动了 Chiplet 技术的应用。

在电源完整性方面,Chiplet 异构集成引发了 PDN 设计的复杂性挑战,但也带来了优化的可能性。通过联合设计中中介层与芯片本体,可以提升电源稳定性,实现电压调节模块(voltage regulator module, VRM)到 Chiplet 的全链路 PDN 设计。同时,热电耦合仿真综合考虑电源和热管理,有助于提高系统效率。此外,可重构 PDN 模型为设计提供了更高的灵活性和稳定性,支持复杂的 Chiplet 设计需求。

新型系统封装技术的争议与展望

Chiplet 技术能否突破传统制程瓶颈 Chiplet 的模块化和异构集成特性为芯片设计的算力瓶颈提供了有效的解决方案,但其成功依赖于工艺成熟度和封装生态的完善。未来,随着 3D 封装技术的进步和材料创新,Chiplet 技术有望成为后摩尔时代算力提升的关键路径。

异构集成是未来的机遇还是负担 Chiplet 技术通过异构集成整合了多种功能模块,带来性能提升的同时,也显著提高了设计复杂度。PDN 协调、电源噪声管理和接口标准化问题仍然是当前技术发展的瓶颈,如何在性能提升与复杂性管理之间找到平衡将决定 Chiplet 的未来潜力。

新材料能否带来颠覆性突破 当前封装材料的垄断对 Chiplet 发展形成阻碍,而陶瓷材料等新型方案虽然展现出独特优势,但其高阻抗问题和工艺成本需进一步优化。多领域协同创新将是推动材料突破的关键。

如何解决 Chiplet 的电源完整性问题 电源完整性问题是 Chiplet 技术面临的核心挑战。通过全链路 PDN 优化和热管理技术的结合,Chiplet 系统的稳定性

和效率正在逐步提升。未来,随着 EDA 工具链的进一步发展,电源完整性问题有望得到全面解决。

小结

Chiplet 技术作为后摩尔时代的关键技术之一,凭借其模块化和异构集成的特性,为高算力芯片的发展开辟了新的路径。然而,技术与产业化挑战的并存也对其发展提出了更高要求。通过推进材料创新、优化封装设计、提升电源完整性,并加强 EDA 工具链支持,Chiplet 技术有望成为突破传统制程瓶颈的解决方案,助力我国半导体产业实现技术升级与全球竞争力的全面提升。

后摩尔时代的未来与机遇

与会嘉宾围绕后摩尔时代新兴技术带来的新形式和新机遇展开讨论,达成以下共识并发出相应倡议。

共识

推动全球 AI 系统软件开源生态建设 我国面临难得的加入并引领全球 AI 系统软件开源生态建设的机遇。通过 RISC-V 指令集扩展,打造适配 AI 算力芯片的指令集扩展与编译工具链,以此为基座,建立共性、可复用的 RISC-V 开源 AI 系统软件生态。这种生态建设不仅能显著降低芯片企业构建系统软件的成本,还能凝聚国内外力量,共同突破 CUDA 生态的壁垒,解决国产算力芯片在易用性上的“卡脖子”问题。

将 EDA 作为未来技术发展的核心基石 EDA 是集成电路技术、AI 技术以及新型计算技术发展的基础,其核心目标在于提升系统性能与可靠性,降低功耗与成本,对国家经济和科技战略至关重要。当前,集成电路制造工艺的限制对国产 EDA 技术提出更高要求,同时也带来了重要的技术升级机遇。

未来技术方向建议 未来应优先发展设计左移与跨层融合的 EDA 技术、面向多模态集成系统的 EDA 工具链、AI 辅助 EDA 技术以及高性能计算辅助的 EDA 技术。这些技术将大力提升国产集成电路产品的性价比,助力我国在集成电路产业中实现从被限制到超越国际水平的转变。

产业推动导向 将政策支持、人才培养与企业创新相结合,形成以国内市场为基础、全球市场为目标的 EDA 产业发展格局。

倡议

根据此次会议达成的共识,与会专家对我国 AI 算力软硬件系统、自主 EDA 技术以及开源生态的未来发展提出了以下倡议:

立足本土,面向全球,推动 RISC-V 开源创新生态 我国需要充分利用 RISC-V 指令集的开源特性,推动基于 RISC-V 的 AI 算力芯片和系统软件生态的建设。具体而言,应推动 RISC-V 指令集扩展标准成为国际基金会标准,通过全球化合作打破 CUDA 生态的垄断局面。同时,依托开源路径,降低国产 AI 芯片生态建设成本,实现算力软硬件系统的自主创新与全球领先。

加强国产 EDA 技术的支持与发展 国产 EDA 软件产业发展面临巨大困难,需要国家持续的政策支持。EDA 作为信息产业发展的根基技术之一,应该像基础设施建设一样得到长期投入。与会专家建议:政府加强规划与协调,避免重复支持,提高资金使用效率;制定政策支持中小型 EDA 初创企业,推动高校教学和科研项目使用国产 EDA 工具,并设立专项经费支持;将 EDA 算法竞赛列入国家级竞赛目录,吸引更多本科生参与,以加速人才培养。

聚焦技术突破,凝聚创新力量 当前是我国半导体技术发展的关键窗口期。需要在左移融合 EDA 技术、面向集成芯片系统的 EDA 技术、AI 辅助 EDA 工具以及高性能计算支持下的 EDA 优化技术上集中力量,实现集成电路设计技术的超越和突破。

总结

此次会议中,与会专家明确了我国在后摩尔时代应对国际科技竞争的关键策略:推动 RISC-V 开源生态建设,突破 AI 算力芯片软硬件系统的瓶颈;大力支持国产 EDA 产业发展,夯实集成电路设计基础;以技术创新为驱动,引领全球 AI 和集成电路技术的未来方向。这些共识与倡议将为我国科技产业的自主可控与

全球化发展提供重要指导,推动我国从“跟跑者”向“引领者”迈进。

参会专家名单

特邀嘉宾:俞大鹏 包云岗 蔡一茂

参会嘉宾(按姓氏拼音排序):

崔慧敏 代文亮 高鹏 高思平 耿浩

哈亚军 胡杨 黄宇 梁云 刘伟强

马恺声 孟建熠 王绍迪 杨帆 喻文健

会议组织:李华伟 谢涛 王颖

会议秘书:邵恩 金洲



金洲

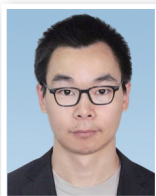
CCF 高级会员。浙江大学百人计划研究员,博士生导师。主要研究方向为集成电路设计自动化(EDA)仿真。

jinzhou@cup.edu.cn



邵恩

CCF 高级会员。中国科学院计算技术研究所高级工程师。主要研究方向为高性能计算机研制方面的机群操作系统的开发与研制,具体包括:计算机系统结构、超算系统软件。shaoen@ict.ac.cn



王颖

CCF 杰出会员、集成电路设计专委会秘书长。中国科学院计算技术研究所研究员。主要研究方向为集成电路设计自动化和专用处理器设计。

wangying2009@ict.ac.cn



王梦迪

CCF 专业会员。中国科学院计算技术研究所助理研究员。主要研究方向为芯片设计。wangmengdi@ict.ac.cn

New opportunities and ecosystem reconstruction for integrated circuits in the post-Moore era: insights from the 20th session of the CCF Beautiful Lake seminar

Compilation: WANG Ying¹, JIN Zhou², SHAO En¹, WANG Mengdi¹

1. Institute of Computing Technology, Chinese Academy of Sciences

2. Zhejiang University

Abstract: As the scaling benefits of Moore's Law diminish, the global semiconductor industry has entered the post-Moore era, characterized by diversified technological pathways. In October 2024, the 20th session of the CCF Beautiful Lake Seminar, themed “new opportunities for integrated circuit development in the post-Moore era”, brought together over 20 experts from academia and industry to explore four critical frontiers: processor instruction set ecosystems, novel chip architectures, EDA innovations, and advanced packaging technologies. The conference highlighted that building autonomous artificial intelligence(AI) software-hardware ecosystems, overcoming challenges in emerging memory and Computing in Memory technologies, promoting global open-source chip ecosystems, and developing next-generation intelligent EDA tools for integrated chips, quantum and optical computing will be pivotal for breakthroughs in the post-Moore era. Through interdisciplinary collaboration and industrial chain integration, China is poised to achieve leapfrog advancements in AI computing power, chip architecture, and ecosystem development, offering a “Chinese blueprint” for global semiconductor innovation. This article synthesizes key insights and consensus from the seminar, outlining future technological trends and their transformative impact on the industry.

Keywords: post-Moore; ISA; quantum computing; artificial intelligence for electronic design automation

摘要:随着摩尔定律的微缩红利逐渐消退,全球半导体行业迈入以多元化技术路径为核心的后摩尔时代。2024年10月,第二十期中国计算机学会(China Computer Federation, CCF)秀湖会议以“后摩尔时代集成电路发展的新机遇”为主题,汇聚学术界与产业界20余位专家,围绕处理器指令集新生态、新型芯片架构、智能电子设计自动化(electronic design automation, EDA)技术革新与系统先进封装集成四大议题展开深度探讨。会议提出,构建自主可控的人工智能(artificial intelligence, AI)软硬件生态、突破新型存储与存内计算技术瓶颈、推动开源芯片生态全球化、发展面向先进集成技术、量子计算与光计算的智能EDA工具,将成为后摩尔时代技术突破的关键方向。通过跨学科协作与产业链整合,我国有望在AI算力、芯片架构及生态建设领域实现弯道超车,为